

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 4 月 5 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 1 1 0 6 3 4

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

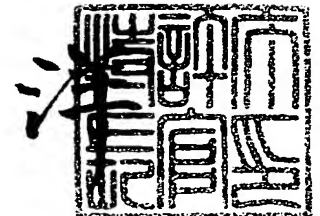
J P 2 0 0 4 - 1 1 0 6 3 4

出 願 人
Applicant(s): 三菱住友シリコン株式会社
株式会社デンソー

2 0 0 5 年 4 月 2 7 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【官 公 告】	特 許 願
【整理番号】	P03ML014B
【提出日】	平成16年 4月 5日
【あて先】	特許庁長官 殿
【国際特許分類】	H01L 21/205 H01L 21/28
【発明者】	
【住所又は居所】	東京都港区芝浦一丁目2番1号 三菱住友シリコン株式会社内
【氏名】	野上 彰二
【発明者】	
【住所又は居所】	東京都港区芝浦一丁目2番1号 三菱住友シリコン株式会社内
【氏名】	堀岡 佑吉
【発明者】	
【住所又は居所】	愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
【氏名】	山内 庄一
【特許出願人】	
【識別番号】	302006854
【氏名又は名称】	三菱住友シリコン株式会社
【特許出願人】	
【識別番号】	000004260
【氏名又は名称】	株式会社デンソー
【代理人】	
【識別番号】	100085372
【弁理士】	
【氏名又は名称】	須田 正義
【手数料の表示】	
【予納台帳番号】	003285
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1

【請求項 1】

トレンチ構造を有する半導体ウェーハ(10, 20, 30, 40)のトレンチ(16, 26, 36, 46)内部に、原料ガスとしてシランガスを供給しながら、気相成長法により400～1150℃の温度範囲で段階的に温度を下げて、或いは段階的に温度を下げた後に所定の速度で温度を下げて、エピタキシャル層(17, 27, 37, 47)を成長させることにより、前記トレンチ(16, 26, 36, 46)内部に前記エピタキシャル層(17, 27, 37, 47)を充填する半導体ウェーハの製造方法。

【請求項 2】

900～1150℃の範囲の第1の温度で半導体ウェーハ(10)のトレンチ(16)内面に気相成長法により第1層(11)を形成する工程と、

前記第1の温度より低い850～1100℃の範囲の第2の温度で前記トレンチ(16)内の第1層(11)表面に気相成長法により第2層(12)を形成する工程と、

前記第2の温度より低い800～1050℃の範囲の第3の温度で前記トレンチ(16)内の第2層(12)表面に気相成長法により第3層(13)を形成して前記トレンチ(16)内部を前記第1層(11)、前記第2層(12)及び前記第3層(13)からなるエピタキシャル層(17)で充填する工程と

を含む請求項1記載の半導体ウェーハの製造方法。

【請求項 3】

900～1150℃の範囲の第1の温度で半導体ウェーハ(20)のトレンチ(26)内面に気相成長法により第1層(21)を形成する工程と、

前記第1の温度より低い850～1100℃の範囲の第2の温度で前記トレンチ(26)内の第1層(21)表面に気相成長法により第2層(22)を形成する工程と、

前記第2の温度より低い800～1050℃の範囲の第3の温度で前記トレンチ(26)内の第2層(22)表面に気相成長法により第3層(23)を形成する工程と、

前記第3の温度より低い750～1000℃の範囲の第4の温度で前記トレンチ(26)内の第3層(23)表面に気相成長法により第4層(24)を形成して前記トレンチ(26)内部を前記第1層(21)、前記第2層(22)、前記第3層(23)及び前記第4層(24)からなるエピタキシャル層(27)で充填する工程と

を含む請求項1記載の半導体ウェーハの製造方法。

【請求項 4】

900～1150℃の範囲の第1の温度で半導体ウェーハ(30)のトレンチ(36)内面に気相成長法により第1層(31)を形成する工程と、

前記第1の温度より低い850～1100℃の範囲の第2の温度で前記トレンチ(36)内の第1層(31)表面に気相成長法により第2層(32)を形成する工程と、

前記第2の温度から1～100℃/分の速度で温度を下げながら前記トレンチ(36)内の第2層(32)表面に気相成長法により第3層(33)を形成して前記トレンチ(36)内部を前記第1層(31)、前記第2層(33)及び前記第3層(33)からなるエピタキシャル層(37)で充填する工程と

を含む請求項1記載の半導体ウェーハの製造方法。

【請求項 5】

900～1150℃の範囲の第1の温度で半導体ウェーハ(40)のトレンチ(46)内面に気相成長法により第1層(41)を形成する工程と、

前記第1の温度より低い850～1100℃の範囲の第2の温度で前記トレンチ(46)内の第1層(41)表面に気相成長法により第2層(42)を形成する工程と、

前記第2の温度より低い800～1050℃の範囲の第3の温度で前記トレンチ(46)内の第2層(42)表面に気相成長法により第3層(43)を形成する工程と、

前記第3の温度から1～100℃/分の速度で温度を下げながら前記トレンチ(46)内の第3層(43)表面に気相成長法により第4層(44)を形成して前記トレンチ(46)内部を前記第1層(41)、前記第2層(42)、前記第3層(43)及び第4層(44)からなるエピタキシャル層(47)で充填する工程と

【請求項 6】

トレンチ (16, 36) の幅を W とするとき、第 1 層 (11, 31) の厚さ w_1 を $(W/20) \leq w_1 \leq (W/10)$ とし、第 2 層 (12, 32) の厚さ w_2 を $(W/10) \leq w_2 \leq (W/5)$ とし、残りを第 3 層 (13, 33) とする請求項 2 又は 4 記載の半導体ウェーハの製造方法。

【請求項 7】

トレンチ (26, 46) の幅を W とするとき、第 1 層 (21, 41) の厚さ w_1 を $(W/20) \leq w_1 \leq (W/10)$ とし、第 2 層 (22, 42) の厚さ w_2 を $(W/10) \leq w_2 \leq (W/5)$ とし、第 3 層 (23, 43) の厚さ w_3 を $(W/10) \leq w_3 < (W/5)$ とし、残りを第 4 層 (24, 44) とする請求項 3 又は 5 記載の半導体ウェーハの製造方法。

【請求項 8】

半導体ウェーハ (10, 20, 30, 40) にトレンチ (16, 26, 36, 46) を形成した状態、或いは前記トレンチ (16, 26, 36, 46) 内面に第 1 層 (11, 21, 31, 41)、第 2 層 (12, 22, 32, 42) 又は第 3 層 (13, 23, 33, 43) を形成した状態で空气中に 8 時間以上放置されたとき、エッチングレートが $0.1 \sim 1 \text{ nm/分}$ であるアルカリ水溶液及び過酸化水素水の混合液に前記半導体ウェーハ (10, 20, 30, 40) を $1 \sim 10$ 分間浸漬して洗浄した後に、フッ酸に $0.1 \sim 60$ 分間浸漬して洗浄する請求項 2 ないし 7 いずれか 1 項に記載の半導体ウェーハの製造方法。

【請求項 9】

半導体ウェーハ (10, 20, 30, 40) のトレンチ (16, 26, 36, 46) 内部を完全に埋めるための第 3 層 (13, 33) 又は第 4 層 (24, 44) を形成する前に、エッチングレートが $0.1 \sim 1 \mu\text{m/分}$ である酸系又はアルカリ系エッチング液に $0.1 \sim 10$ 分間浸漬して前記トレンチ (16, 26, 36, 46) を拡幅する請求項 8 記載の半導体ウェーハの製造方法。

【請求項 10】

気相成長法によりエピタキシャル層を成長させる温度が $650 \sim 950^\circ\text{C}$ の範囲である請求項 1 記載の半導体ウェーハの製造方法。

【請求項 11】

気相成長法によりエピタキシャル層を成長させる温度が $400^\circ\text{C} \sim 650^\circ\text{C}$ の範囲である請求項 1 記載の半導体ウェーハの製造方法。

【請求項 12】

請求項 1 ないし 11 いずれか 1 項に記載の方法により製造された半導体ウェーハ。

【発明の名称】 半導体ウェーハの製造方法及びその方法で製造された半導体ウェーハ

【技術分野】

【0001】

本発明は、トレンチ構造を有するウェーハの表面及びトレンチ内部に、気相成長法にてエピタキシャル層を形成することにより、半導体ウェーハを製造する方法と、この方法で製造された半導体ウェーハに関するものである。

【背景技術】

【0002】

従来、この種の半導体ウェーハの製造方法として、エピタキシャル成長法によりトレンチ内を含めた半導体基板上にエピタキシャル膜を形成し、このエピタキシャル膜の一部のエッチング処理とエピタキシャル膜の成膜処理とを複数回繰返して、トレンチ内を重ねたエピタキシャル膜で埋込む半導体基板の製造方法（例えば、特許文献1参照。）が開示されている。

このような方法で製造された半導体基板では、エピタキシャル膜の一部をエッチング処理することにより、トレンチでの開口部が広がるので、この状態でエピタキシャル膜を成膜すると、トレンチの開口部の塞がりを阻止することができる。この結果、トレンチ内に埋込不良（す）が発生するのを抑制できるようになっている。

【特許文献1】 特開2001-196573号公報（請求項4、明細書【0015】、明細書【0016】）

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかし、上記従来の特許文献1に示された半導体基板の製造方法では、各エピタキシャル膜の形成時の温度が同一であるため、半導体基板が低抵抗であると、半導体基板からエピタキシャル膜へのオートドーブにより、トレンチ内のエピタキシャル膜の抵抗率が影響を受け、半導体基板の電気的特性が所望の特性とは異なる特性に変化してしまう不具合があった。

また、上記従来の特許文献1に示された半導体基板の製造方法では、オートドーブ制御のため、初期の層から低い温度でエピタキシャル成長を行う必要があり、成長レートが遅くスループットが悪い問題点があった。

更に、上記従来の特許文献1に示された半導体基板の製造方法では、初期の層から最終の層まで同一の成長温度であるため、埋込み性が悪化する問題点もあった。

【0004】

本発明の第1の目的は、半導体ウェーハからトレンチ内部のエピタキシャル層に拡散される不純物量を階段状に少なくすることにより、トレンチ内部のエピタキシャル層の抵抗率を階段状に変化させることができ、半導体ウェーハからのオートドーブの影響を抑制でき、更にエピタキシャル層を効率良く成長させることができるとともに、トレンチの埋込み性を向上できる、半導体ウェーハの製造方法及びその方法で製造されたウェーハを提供することにある。

本発明の第2の目的は、トレンチ内表面やトレンチ内部のエピタキシャル層表面に形成された自然酸化膜や有機物を除去することにより、気相成長法によりトレンチ内部にエピタキシャル層を安定的にかつ均質に形成できる、半導体ウェーハの製造方法及びその方法で製造されたウェーハを提供することにある。

本発明の第3の目的は、トレンチの中心近傍に形成され易いボイドの発生を低減できるとともに、トレンチ内部に形成されるエピタキシャル層の表面を平滑にすることができる、半導体ウェーハの製造方法及びその方法で製造されたウェーハを提供することにある。

本発明の第4の目的は、比較的低温で気相成長法にてエピタキシャル層を成長させることにより、半導体ウェーハからエピタキシャル層へのオートドーブ量自体を低減できる、半導体ウェーハの製造方法及びその方法で製造されたウェーハを提供することにある。

【0005】

請求項1に係る発明は、図1及び図2に示すように、トレンチ構造を有する半導体ウェーハ10のトレンチ16内部に、原料ガスとしてシランガスを供給しながら、気相成長法により400～1150℃の温度範囲で段階的に温度を下げて、或いは段階的に温度を下げた後に所定の速度で温度を下げて、エピタキシャル層17を成長させることにより、トレンチ16内部にエピタキシャル層17を充填する半導体ウェーハの製造方法である。

この請求項1に記載された半導体ウェーハの製造方法では、気相成長法によりトレンチ16内部にエピタキシャル層17を形成するときの温度を段階的に下げるか、或いは段階的に下げた後に所定の速度で下げたので、半導体ウェーハ10からエピタキシャル層17に拡散される不純物量が階段状に少なくなる。

【0006】

請求項2に係る発明は、請求項1に係る発明であって、更に図1及び図2に示すように、900～1150℃の範囲の第1の温度で半導体ウェーハ10のトレンチ16内面に気相成長法により第1層11を形成する工程と、第1の温度より低い850～1100℃の範囲の第2の温度でトレンチ16内の第1層11表面に気相成長法により第2層12を形成する工程と、第2の温度より低い800～1050℃の範囲の第3の温度でトレンチ16内の第2層12表面に気相成長法により第3層13を形成してトレンチ16内部を第1層11、第2層12及び第3層13からなるエピタキシャル層17で充填する工程とを含むことを特徴とする。

この請求項2に記載された半導体ウェーハの製造方法では、第1の温度で気相成長法によりトレンチ16内面に第1層11を形成した後に、第1の温度より低い第2の温度で気相成長法によりトレンチ16内の第1層11表面に第2層12を形成したので、半導体ウェーハ10から第1層11への不純物の拡散量、及び第1層11から第2層12への不純物の拡散量は、第2層12の形成時の方が第1層11の形成時より少なくなる。また第2の温度で気相成長法によりトレンチ16内の第1層11表面に第2層12を形成した後に、第2の温度より低い第3の温度で気相成長法によりトレンチ16内の第2層12表面に第3層13を形成したので、半導体ウェーハ10から第1層11への不純物の拡散量、第1層11から第2層12への不純物の拡散量、及び第2層12から第3層13への不純物の拡散量は、第3層13の形成時の方が第2層12の形成時より少なくなる。

【0007】

請求項8に係る発明は、請求項2ないし7いずれか1項に係る発明であって、更に図1に示すように、半導体ウェーハ10にトレンチ16を形成した状態、或いはトレンチ16内面に第1層11、第2層12又は第3層13を形成した状態で空气中に8時間以上放置されたとき、トレンチ16内表面を0.1～1nm/分のエッチングレートでアルカリ水溶液及び過酸化水素水の混合液により洗浄した後に、フッ酸に0.1～60分間浸漬して洗浄することを特徴とする。

この請求項8に記載された半導体ウェーハの製造方法では、空气中に8時間以上放置することによりトレンチ16内面、或いはトレンチ16内の第1層11表面、第2層12表面又は第3層13表面が自然酸化膜や有機物により被覆されるけれども、これら自然酸化膜や有機物を除去したので、上記エピタキシャル層17の各層11～13を気相成長法により安定的にかつ均質に形成できる。

【0008】

請求項9に係る発明は、請求項8に係る発明であって、更に図1に示すように、半導体ウェーハ10のトレンチ16内部を完全に埋めるための第3層13又は第4層を形成する前に、エッチングレートが0.1～1μm/分である酸系又はアルカリ系エッチング液に0.1～10分間浸漬してトレンチ16を拡幅することを特徴とする。

この請求項9に記載された半導体ウェーハの製造方法では、トレンチ16内部を完全に埋めるための第3層13又は第4層が、上記拡幅されたトレンチ16内部で速やかに成長するので、トレンチ16の中心近傍にボイドが形成されることなく、トレンチ16内部に

エピタキシャル層１１を形成させる。

【０００９】

請求項１０に係る発明は、請求項１に係る発明であって、更に気相成長法によりエピタキシャル層を成長させる好ましい温度が６５０～９５０℃の範囲であることを特徴とする。

この請求項１０に記載された半導体ウェーハの製造方法では、気相成長法によりエピタキシャル層を成長させる温度が低いため、半導体ウェーハからエピタキシャル層へのオートドーブ量が少なくなる、即ち半導体ウェーハに含まれる不純物がエピタキシャル層に拡散し難くなる。

【００１０】

請求項１１に係る発明は、請求項１に係る発明であって、更に気相成長法によりエピタキシャル層を成長させる更に好ましい温度が４００℃～６５０℃の範囲であることを特徴とする。

この請求項１１に記載された半導体ウェーハの製造方法では、気相成長法によりエピタキシャル層を成長させる温度が低いため、半導体ウェーハからエピタキシャル層へのオートドーブ量が更に少なくなる、即ち半導体ウェーハに含まれる不純物がエピタキシャル層に更に拡散し難くなる。

【００１１】

請求項１２に係る発明は、図１に示すように、請求項１ないし１１いずれか１項に記載の方法により製造された半導体ウェーハ１０である。

この請求項１２に記載された半導体ウェーハ１０は、トレンチ１６の中心近傍にボイドが発生せず、かつ所望の電気的特性を有する。

【発明の効果】

【００１２】

以上述べたように、本発明によれば、トレンチ構造を有する半導体ウェーハのトレンチ内部に、原料ガスとしてシランガスを供給しながら、気相成長法により４００～１１５０℃の温度範囲で段階的に温度を下げて、或いは段階的に温度を下げた後に所定の速度で温度を変化させて、エピタキシャル層を成長させることにより、トレンチ内部にエピタキシャル層を充填したので、半導体ウェーハからエピタキシャル層に拡散される不純物量が階段状に少なくなる。この結果、トレンチ内部のエピタキシャル層の抵抗率を階段状に変化させることができ、半導体ウェーハからのオートドーブの影響を抑制できるので、所望の電気的特性が得られる。

またオートドーブ制御のため、初期の層から低い温度でエピタキシャル成長を行い、成長レートが遅くスループットが悪い従来の半導体基板の製造方法と比較して、本発明では、初期の成長温度を高くすることができるため、結果として効率良くエピタキシャル成長を行うことができる。また初期の層から最終の層まで同一の成長温度であるため、トレンチの埋込み性が悪化する従来の半導体基板の製造方法と比較して、本発明では、エピタキシャル成長が進んでトレンチ幅が狭くなるに従い、トレンチを埋込み易くなる低温の温度条件となるため、トレンチの埋込み性を向上できる。

また第１の温度で半導体ウェーハのトレンチ内面に気相成長法により第１層を形成し、第１の温度より低い第２の温度でトレンチ内の第１層表面に気相成長法により第２層を形成し、第２の温度より低い第３の温度でトレンチ内の第２層表面に気相成長法により第３層を形成して、トレンチ内部を第１層、第２層及び第３層からなるエピタキシャル層で充填すれば、半導体ウェーハに含まれる不純物のエピタキシャル層への拡散量が第１層から第２層を介して第３層に向うに従って、階段状に少なくなるので、半導体ウェーハからエピタキシャル層へのオートドーブの影響を抑制でき、所望の電気的特性が得られる。本発明は、不純物を多く含む低抵抗率の半導体ウェーハを用いて、トレンチ内部に気相成長法によりエピタキシャル層を成長させる場合に、特に有効である。

【００１３】

また半導体ウェーハにトレンチを形成した状態、或いはトレンチ内面に第１層、第２層

入は第3層を形成した状態でエッチング時間以上放置されたこと、トレンチ内表面で、 $1 \sim 1 \text{ nm/分}$ のエッチングレートでアルカリ水溶液及び過酸化水素水の混合液により洗浄した後に、フッ酸により洗浄すれば、トレンチ内面を被覆する自然酸化膜や有機物が除去されるので、エピタキシャル層の各層を気相成長法により安定的にかつ均質に形成できる。

また半導体ウェーハのトレンチ内部を完全に埋めるための第3層又は第4層を形成する前に、エッチングレートが $0.1 \sim 1 \mu\text{m/分}$ である酸系又はアルカリ系エッチング液に $0.1 \sim 10$ 分間浸漬してトレンチを拡幅すれば、トレンチ内部を完全に埋めるための第3層又は第4層が、上記拡幅されたトレンチ内部で速やかに成長する。この結果、トレンチの中心近傍にボイドが形成されることなく、トレンチ内部にエピタキシャル層を充填できる。

また気相成長法によりエピタキシャル層を成長させる温度が $650^\circ\text{C} \sim 950^\circ\text{C}$ 又は $400^\circ\text{C} \sim 650^\circ\text{C}$ の範囲であれば、気相成長法によりエピタキシャル層を成長させる温度が低い場合、半導体ウェーハからエピタキシャル層へのオートドーピング量が少なくなる。この結果、半導体ウェーハの所望の電気的特性を得ることができる。

更に上記方法により製造された半導体ウェーハでは、トレンチの中心近傍にボイドが発生せず、かつ所望の電気的特性を有する。

【発明を実施するための最良の形態】

【0014】

次に本発明を実施するための最良の形態を図面に基づいて説明する。

＜第1の実施の形態＞

図1及び図2に示すように、シリコンウェーハ10表面にフォトリソ法によりトレンチ16を形成した後に、このウェーハ10表面及びトレンチ16内部に、原料ガスとしてシランガスを供給しながら、気相成長法により $400 \sim 1150^\circ\text{C}$ の温度範囲で段階的に温度を下げて、エピタキシャル層17を成長させる。これによりウェーハ10表面をエピタキシャル層17で被覆し、トレンチ16内部にエピタキシャル層17を充填する。ここで、気相成長法によりエピタキシャル層17を成長させるときの全体の温度範囲を $400 \sim 1150^\circ\text{C}$ の範囲に限定したのは、 400°C 未満では多結晶化や欠陥増加という不具合があり、 1150°C を越えるとオートドーピングによるプロファイル劣化が起こるという不具合があるからである。具体的には、先ずウェーハ10を反応炉に入れて、 $900 \sim 1150^\circ\text{C}$ 、好ましくは $950 \sim 1100^\circ\text{C}$ の範囲の第1の温度でウェーハ10の表面及びトレンチ16内面に気相成長法により第1層11を形成する。ここで、第1の温度を $900 \sim 1150^\circ\text{C}$ の範囲に限定したのは、 900°C 未満では、多結晶化や欠陥増加という不具合があり、 1150°C を越えるとオートドーピングによるプロファイル劣化が起こるという不具合があるからである。

【0015】

気相成長法としては、化学気相成長法(CVD法)や物理気相成長法(PVD法)などが挙げられるけれども、その結晶性、量産性、装置の簡便さ、種々のデバイス構造形成の容易さなどの観点からCVD法によりエピタキシャル層17を成長させることが好ましい。またCVD法によりエピタキシャル層17を成長させるときの反応炉内には、炉内の圧力が $1.3 \times 10^{-5} \sim 1.0 \times 10^{-1} \text{ MPa}$ となるように、シランガスであるモノシランガス(SiH_4)、ジシランガス(Si_2H_6)、トリクロロシランガス(SiHCl_3)、ジクロロシランガス(SiH_2Cl_2)、モノクロロシランガス(SiH_3Cl)又は四塩化シリコンガス(SiCl_4)が水素ガス(H_2)とともに導入される。これにより上記原料ガスが熱分解し或いは還元され、ウェーハ10表面及びトレンチ16内面にシリコンが析出してエピタキシャル層17が形成される。

【0016】

またトレンチ16の幅をWとすると、第1層11の厚さ w_1 は $(W/20) \leq w_1 \leq (W/10)$ 、好ましくは $(W/15) \leq w_1 \leq (W/12)$ の範囲に設定される。ここで、第1層11の厚さ w_1 を $(W/20) \leq w_1 \leq (W/10)$ の範囲に限定したのは、W/

この本例ではウェーハ表面に欠陥に起因する欠陥増加といふ不具合があるからである。なお、第1層11の厚さは、上記反応炉内の温度及び圧力、反応炉に導入される原料ガスの流量、ウェーハ10の原料ガスとの反応時間等により決定される。

【0017】

次いで第1層11の成長を停止して、反応炉内の温度を第1の温度より低い850～1100℃、好ましくは900～1050℃の範囲の第2の温度に下げた状態で、ウェーハ10上の第1層11表面及びトレンチ16内の第1層11表面に気相成長法により第2層12を形成する。第2層12は上記第1層11と同一の方法で形成することが好ましい。ここで、第2の温度を850～1100℃の範囲に限定したのは、850℃未満では、多結晶化や欠陥増加という不具合があり、1100℃を越えるとオートドープによるプロファイル劣化が起こるといふ不具合があるからである。また、第2層12の厚さ w_2 は $(W/10) \leq w_2 \leq (W/5)$ 、好ましくは $(W/8) \leq w_2 \leq (W/6)$ に設定される。ここで、第2層12の厚さ w_2 を $(W/10) \leq w_2 \leq (W/5)$ の範囲に限定したのは、 $W/10$ 未満では欠陥増加という不具合があり、 $W/5$ を越えるとオートドープによるプロファイル劣化が起こるといふ不具合があるからである。

【0018】

更に第2層12の成長を停止して、反応炉内の温度を第2の温度より低い800～1050℃、好ましくは850～1000℃の範囲の第3の温度に下げた状態で、ウェーハ10上の第2層12表面及びトレンチ16内の第2層12表面に気相成長法により第3層13を形成して、トレンチ16内部を第1層11、第2層12及び第3層13からなるエピタキシャル層17で充填する。第3層13は上記第1層11及び第2層12と同一の方法で形成することが好ましい。ここで、第3の温度を800～1050℃の範囲に限定したのは、800℃未満では、多結晶化や欠陥増加という不具合があり、1050℃を越えるとオートドープによるプロファイル劣化が起こるといふ不具合があるからである。上記第3層13の厚さを w_3 とすると、 $2w_3 = W - 2(w_1 + w_2)$ となる。

【0019】

なお、ウェーハ10表面及びトレンチ16内部に第2層12を形成した後であって第3層13を形成する前に、エッチングレートが0.1～1μm/分、好ましくは0.2～0.5μm/分である酸系又はアルカリ系エッチング液に0.1～10分間、好ましくは5～8分間浸漬してトレンチ16を拡幅する。これにより、トレンチ16内部を完全に埋めるための第3層13が、上記拡幅されたトレンチ16内部で速やかに成長するので、トレンチ16の中心近傍にボイドが形成されることなく、トレンチ16内部にエピタキシャル層17を充填できる。ここで、エッチングレートを0.1～1μm/分の範囲に限定したのは、0.1μm/分未満ではエッチング処理時間の増加という不具合があり、1μm/分を越えるとウェットエッチングにおける制御が困難になるという不具合があるからである。また酸系又はアルカリ系エッチング液への浸漬時間を0.1～10分間の範囲に限定したのは、0.1分間未満ではトレンチが十分に開口しないという不具合があり、10分間を越えるとトレンチ形状が崩れるという不具合があるからである。

【0020】

また、ウェーハ10にトレンチ16を形成した後であって第1層11を形成する前、第1層11を形成した後であって第2層12を形成する前、或いは第2層12を形成した後であって第3層13を形成する前の状態で空気中に8時間以上放置されたとき、トレンチ16内表面を0.1～1nm/分、好ましくは0.3～0.8nm/分のエッチングレートでアルカリ水溶液及び過酸化水素水の混合液により洗浄した後に、フッ酸に0.1～60分間、好ましくは2～4分間浸漬して洗浄する。このフッ酸への浸漬時間を0.1～60分間の範囲に限定したのは、上記放置によりウェーハ10表面やトレンチ16内面が自然酸化膜や有機物により被覆されるため、これらの自然酸化膜や有機物を除去することにより、上記エピタキシャル層17の第1～第3層11～13を安定的にかつ均質に形成するためである。ここで、エッチングレートを0.1～1nm/分の範囲に限定したのは、

り、１１１１／ガスの処理の長時間化という不具合があるからである。

【００２１】

このように製造されたシリコンウェーハ１０では、第１の温度で気相成長法によりウェーハ１０表面及びトレンチ１６内面に第１層１１を形成した後に、第１の温度より低い第２の温度で気相成長法によりウェーハ１０上の第１層１１表面及びトレンチ１６内の第１層１１表面に第２層１２を形成したので、ウェーハ１０から第１層１１への不純物の拡散量、及び第１層１１から第２層１２への不純物の拡散量は、第２層１２の形成時の方が第１層１１の形成時より少なくなる。また第２の温度で気相成長法によりウェーハ１０上の第１層１１表面及びトレンチ１６内の第１層１１表面に第２層１２を形成した後に、第２の温度より低い第３の温度で気相成長法によりウェーハ１０上の第２層１２表面及びトレンチ１６内の第２層１２表面に第３層１３を形成したので、ウェーハ１０から第１層１１への不純物の拡散量、第１層１１から第２層１２への不純物の拡散量、及び第２層１２から第３層１３への不純物の拡散量は、第３層１３の形成時の方が第２層１２の形成時より少なくなる。この結果、ウェーハ１０に含まれる不純物のエピタキシャル層１７への拡散量が第１層１１から第２層１２を介して第３層１３に向うに従って、階段状に少なくなるので、ウェーハ１０からエピタキシャル層１７へのオートドーブの影響を抑制でき、所望の電気的特性が得られる。本発明は、ボロン等の不純物が多量にドーブされた低抵抗率のウェーハ１０を用いて、ウェーハ１０表面及びトレンチ１６内部に気相成長法によりエピタキシャル層１７を成長させる場合に、特に有効である。

【００２２】

<第２の実施の形態>

図３及び図４は本発明の第２の実施の形態を示す。

この実施の形態では、シリコンウェーハ２０の表面及びトレンチ２６内面に、原料ガスとしてシランガスを供給しながら、気相成長法により第１～第４層２１～２４が形成される。第１～第３層２１～２３は第１の実施の形態の第１～第３層と同様に形成される。具体的には、先ずウェーハ２０を反応炉に入れて、９００～１１５０℃、好ましくは９５０～１１００℃の範囲の第１の温度でウェーハ２０の表面及びトレンチ２６内面に気相成長法により第１層２１を形成する。この第１層２１の厚さ w_1 は、トレンチ２６の幅を W とすると、 $(W/20) \leq w_1 \leq (W/10)$ 、好ましくは $(W/15) \leq w_1 \leq (W/12)$ の範囲に設定される。次いで第１層２１の成長を停止して、反応炉内の温度を第１の温度より低い８５０～１１００℃、好ましくは９００～１０５０℃の範囲の第２の温度に下げた状態で、ウェーハ２０上の第１層２１表面及びトレンチ２６内の第１層２１表面に気相成長法により第２層２２を形成する。この第２層２２の厚さ w_2 は $(W/10) \leq w_2 \leq (W/5)$ 、好ましくは $(W/8) \leq w_2 \leq (W/6)$ に設定される。

【００２３】

次に第２層２２の成長を停止して、反応炉内の温度を第２の温度より低い８００～１０５０℃、好ましくは８５０～１０００℃の範囲の第３の温度に下げた状態で、ウェーハ２０上の第２層２２表面及びトレンチ２６内の第２層２２表面に気相成長法により第３層２３を形成する。この第３層２３の厚さ w_3 は $(W/10) \leq w_3 < (W/5)$ 、好ましくは $(W/8) \leq w_3 \leq (W/6)$ に設定される。ここで、第３層２３の厚さ w_3 を $(W/10) \leq w_3 < (W/5)$ の範囲に限定したのは、 $W/10$ 未満では欠陥増加という不具合があり、 $W/5$ 以上ではオートドーブによるプロファイル劣化が起こるという不具合があるからである。更に第３層２３の成長を停止して、反応炉内の温度を第３の温度より低い７５０～１０００℃、好ましくは８００～９５０℃の範囲の第４の温度に下げた状態で、ウェーハ２０上の第３層２３表面及びトレンチ２６内の第３層２３表面に気相成長法により第４層２４を形成して、トレンチ２６内部を第１層２１、第２層２２、第３層及び第４層２４からなるエピタキシャル層２７で充填する。第４層２４は上記第１～第３層２１～２３と同一の方法で形成することが好ましい。ここで、第４の温度を７５０～１０００℃の範囲に限定したのは、７５０℃未満では、多結晶化や欠陥増加という不具合があり、１０

りしを越えるオートドープといふ不純物の拡散があるからである。上記第4層24の厚さを w_4 とすると、 $2w_4 = W - 2(w_1 + w_2 + w_3)$ となる。上記以外は第1の実施の形態と同一に構成される。

【0024】

なお、ウェーハ20表面及びトレンチ16内部に第3層23を形成した後であって第4層24を形成する前に、エッチングレートが $0.1 \sim 1 \mu\text{m}/\text{分}$ 、好ましくは $0.2 \sim 0.5 \mu\text{m}/\text{分}$ である酸系又はアルカリ系エッチング液に $0.1 \sim 10$ 分間、好ましくは $5 \sim 8$ 分間浸漬してトレンチ26を拡幅する。これにより、トレンチ26内部を完全に埋めるための第4層24が、上記拡幅されたトレンチ26内部で速やかに成長するので、トレンチ26の中心近傍にボイドが形成されることなく、トレンチ26内部にエピタキシャル層27を充填できる。

【0025】

また、ウェーハ20にトレンチ26を形成した後であって第1層21を形成する前、第1層21を形成した後であって第2層22を形成する前、第2層22を形成した後であって第3層23を形成する前、或いは第3層23を形成した後であって第4層24を形成する前の状態で空気中に8時間以上放置されたとき、トレンチ26内表面を $0.1 \sim 1 \text{nm}/\text{分}$ 、好ましくは $0.5 \sim 0.8 \text{nm}/\text{分}$ のエッチングレートでアルカリ水溶液及び過酸化水素水の混合液により洗浄した後に、フッ酸により洗浄する。これは、上記放置によりウェーハ20表面やトレンチ26内面が自然酸化膜や有機物により被覆されるため、これらの自然酸化膜や有機物を除去することにより、上記エピタキシャル層27の第1～第4層21～24を安定的にかつ均質に形成するためである。

【0026】

このように製造されたシリコンウェーハ20では、第1の温度で気相成長法によりウェーハ20表面及びトレンチ26内面に第1層21を形成した後に、第1の温度より低い第2の温度で気相成長法によりウェーハ20上の第1層21表面及びトレンチ26内の第1層21表面に第2層22を形成したので、ウェーハ20から第1層21への不純物の拡散量、及び第1層21から第2層22への不純物の拡散量は、第2層22の形成時の方が第1層21の形成時より少なくなる。また第2の温度で気相成長法によりウェーハ20上の第1層21表面及びトレンチ内の第1層21表面に第2層22を形成した後に、第2の温度より低い第3の温度で気相成長法によりウェーハ20上の第2層22表面及びトレンチ26内の第2層22表面に第3層23を形成したので、ウェーハ20から第1層21への不純物の拡散量、第1層21から第2層22への不純物の拡散量、及び第2層22から第3層23への不純物の拡散量は、第3層23の形成時の方が第2層22の形成時より少なくなる。更に第3の温度で気相成長法によりウェーハ上の第2層22表面及びトレンチ26内の第2層22表面に第3層23を形成した後に、第4の温度より低い第4の温度で気相成長法によりウェーハ20上の第3層23表面及びトレンチ26内の第3層23表面に第4層24を形成したので、ウェーハ20から第1層21への不純物の拡散量、第1層21から第2層22への不純物の拡散量、第2層22から第3層23への不純物の拡散量、及び第3層23から第4層24への不純物の拡散量は、第4層24の形成時の方が第3層23の形成時より少なくなる。この結果、ウェーハ20に含まれる不純物のエピタキシャル層27への拡散量が第1層21から第2層22及び第3層23を介して第4層24に向うに従って、階段状に少なくなるので、ウェーハ20からエピタキシャル層27へのオートドープの影響を第1の実施の形態より更に抑制でき、所望の電気的特性が得られる。本発明は、ボロン等の不純物が多量にドーパされた低抵抗率のウェーハ20を用いて、ウェーハ20表面及びトレンチ26内部に気相成長法によりエピタキシャル層27を成長させる場合に、特に有効である。

【0027】

＜第3の実施の形態＞

図5及び図6は本発明の第3の実施の形態を示す。

この実施の形態では、シリコンウェーハ30の表面及びトレンチ36内面に、原料ガス

としてシリコンガスへを供給しながら、気相成長法により第1層31～第3層33が形成される。第1及び第2層31、32は第1の実施の形態の第1及び第2層と同様に形成される。具体的には、先ずウェーハ30を反応炉に入れて、900～1150℃、好ましくは950～1100℃の範囲の第1の温度でウェーハ30の表面及びトレンチ36内面に気相成長法により第1層31を形成する。この第1層31の厚さ w_1 は、トレンチ36の幅を W とすると、 $(W/20) \leq w_1 \leq (W/10)$ 、好ましくは $(W/15) \leq w_1 \leq (W/12)$ の範囲に設定される。次に第1層31の成長を停止して、反応炉内の温度を第1の温度より低い850～1100℃、好ましくは900～1050℃の範囲の第2の温度に下げた状態で、ウェーハ30上の第1層31表面及びトレンチ36内の第1層31表面に気相成長法により第2層32を形成する。この第2層32の厚さ w_2 は $(W/10) \leq w_2 \leq (W/5)$ 、好ましくは $(W/8) \leq w_2 \leq (W/6)$ に設定される。

【0028】

更に第2層32の成長を停止して、第2の温度から1～100℃/分、好ましくは6～10℃/分の降温速度で温度を下げながら800℃になるまで、ウェーハ30上の第2層32表面及びトレンチ36内の第2層32表面に気相成長法により第3層33を形成して、トレンチ36内部を第1層31、第2層32及び第3層33からなるエピタキシャル層37で充填する。ここで、第3層33の形成時の降温速度を1～100℃/分の範囲に限定したのは、1℃/分未満では成長時間の長時間化という不具合があり、100℃を越えると欠陥の発生という不具合があるからである。また、第3層33を形成するときの最低温度を800℃に限定したのは、800℃未満ではウェーハ30表面及びトレンチ36内面にエピタキシャル層37が成長しないからである。上記第3層33の厚さを w_3 とすると、 $2w_3 = W - 2(w_1 + w_2)$ となる。上記以外は第1の実施の形態と同一に構成される。

【0029】

このように製造されたシリコンウェーハ30では、第3層33がプロファイルの均一性という点で第1の実施の形態の第3層より優れた特性を有する。上記以外の動作は、第1の実施の形態の動作と略同様であるので、繰返しの説明を省略する。

【0030】

<第4の実施の形態>

図7及び図8は本発明の第4の実施の形態を示す。

この実施の形態では、シリコンウェーハ40の表面及びトレンチ46内面に、原料ガスとしてシランガスを供給しながら、気相成長法により第1～第4層41～44が形成される。第1～第3層41～43は第2の実施の形態の第1～第3層と同様に形成される。具体的には、先ずウェーハ40を反応炉に入れて、900～1150℃、好ましくは950～1100℃の範囲の第1の温度でウェーハ40の表面及びトレンチ46内面に気相成長法により第1層41を形成する。この第1層41の厚さ w_1 は、トレンチの幅を W とすると、 $(W/20) \leq w_1 \leq (W/10)$ 、好ましくは $(W/15) \leq w_1 \leq (W/12)$ の範囲に設定される。次に第1層41の成長を停止して、反応炉内の温度を第1の温度より低い850～1050℃、好ましくは900～1000℃の範囲の第2の温度に下げた状態で、ウェーハ40上の第1層41表面及びトレンチ46内の第1層41表面に気相成長法により第2層42を形成する。この第2層42の厚さ w_2 は $(W/10) \leq w_2 \leq (W/5)$ 、好ましくは $(W/8) \leq w_2 \leq (W/6)$ に設定される。

【0031】

次に第2層42の成長を停止して、反応炉内の温度を第2の温度より低い800～1000℃、好ましくは850～950℃の範囲の第3の温度に下げた状態で、ウェーハ40上の第2層42表面及びトレンチ46内の第2層42表面に気相成長法により第3層43を形成する。この第3層43の厚さ w_3 は $(W/10) \leq w_3 < (W/5)$ 、好ましくは $(W/8) \leq w_3 \leq (W/6)$ に設定される。更に第3層43の成長を停止して、第3の温度から1～100℃/分、好ましくは6～10℃/分の降温速度で温度を下げながら750℃になるまで、ウェーハ40上の第3層43表面及びトレンチ46内の第3層43表面

に気相成長法により第4層44を形成して、トレンチ46内部を第1層41、第2層42、第3層43及び第4層44からなるエピタキシャル層47で充填する。ここで、第4層44の形成時の降温速度を $1\sim 100^{\circ}\text{C}/\text{分}$ の範囲に限定したのは、 $1^{\circ}\text{C}/\text{分}$ 未満では成長時間の長時間化という不具合があり、 100°C を越えると欠陥増加という不具合があるからである。また、第4層44を形成するときの最低温度を 750°C に限定したのは、 750°C 未満ではウェーハ40表面及びトレンチ46内面にエピタキシャル層47が成長しないからである。上記第4層44の厚さを w_4 とすると、 $2w_3=W-2(w_1+w_2+w_3)$ となる。上記以外は第2の実施の形態と同一に構成される。

【0032】

このように製造されたシリコンウェーハ40では、第4層44がドーパントプロファイルの点で第3の実施の形態の第4層より優れた特性を有する。上記以外の動作は、第2の実施の形態の動作と略同様であるので、繰返しの説明を省略する。

【0033】

なお、上記第1～第4の実施の形態では、気相成長法により半導体ウェーハのトレンチ内部にエピタキシャル層を成長させるときの全体の温度範囲を $750\sim 1150^{\circ}\text{C}$ としたが、 $650\sim 950^{\circ}\text{C}$ でもよい。具体的には、第1層、第2層及び第3層からなるエピタキシャル層を形成する場合、第1の温度を $850\sim 950^{\circ}\text{C}$ とし、第2の温度を $750\sim 850^{\circ}\text{C}$ とし、第3の温度を $650\sim 750^{\circ}\text{C}$ とする。また第1層、第2層、第3層及び第4層からなるエピタキシャル層を形成する場合、第1の温度を $850\sim 950^{\circ}\text{C}$ とし、第2の温度を $800\sim 900^{\circ}\text{C}$ とし、第3の温度を $750\sim 850^{\circ}\text{C}$ とし、第4の温度を $650\sim 800^{\circ}\text{C}$ とする。これらの場合、気相成長法によりエピタキシャル層を成長させる温度が低いため、半導体ウェーハからエピタキシャル層へのオートドーブが少なくなるので、良好な電気的特性を得ることができる。

【0034】

また、上記第1～第4の実施の形態では、気相成長法により半導体ウェーハのトレンチ内部にエピタキシャル層を成長させるときの全体の温度範囲を $750\sim 1150^{\circ}\text{C}$ としたが、 $400\sim 650^{\circ}\text{C}$ でもよい。具体的には、第1層、第2層及び第3層からなるエピタキシャル層を形成する場合、第1の温度を $500\sim 650^{\circ}\text{C}$ とし、第2の温度を $450\sim 600^{\circ}\text{C}$ とし、第3の温度を $400\sim 550^{\circ}\text{C}$ とする。また第1層、第2層、第3層及び第4層からなるエピタキシャル層を形成する場合、第1の温度を $550\sim 650^{\circ}\text{C}$ とし、第2の温度を $500\sim 600^{\circ}\text{C}$ とし、第3の温度を $450\sim 550^{\circ}\text{C}$ とし、第4の温度を $400\sim 500^{\circ}\text{C}$ とする。これらの場合、気相成長法によりエピタキシャル層を成長させる温度が更に低いため、半導体ウェーハからエピタキシャル層へのオートドーブが更に少なくなるので、更に良好な電気的特性を得ることができる。

【0035】

また、上記第1～第4の実施の形態では、半導体ウェーハとしてシリコンウェーハを挙げたが、GaAsウェーハ、InPウェーハ、ZnSウェーハ、或いはZnSeウェーハでもよい。

更に、上記第1及び第3の実施の形態では、トレンチ内部に3層のエピタキシャル層を形成し、上記第2及び第4の実施の形態では、トレンチ内部に4層のエピタキシャル層を形成したが、トレンチ内部に2層又は5層以上のエピタキシャル層を形成してもよい。

【図面の簡単な説明】

【0036】

【図1】本発明第1実施形態の半導体ウェーハのトレンチ内部を示す要部断面図である。

【図2】その半導体ウェーハを製造するための温度条件を示す図である。

【図3】本発明第2実施形態の半導体ウェーハのトレンチ内部を示す要部断面図である。

【図4】その半導体ウェーハを製造するための温度条件を示す図である。

【図5】本発明第3実施形態の半導体ウェーハのトレンチ内部を示す要部断面図であ

る。

【図 6】 その半導体ウェーハを製造するための温度条件を示す図である。

【図 7】 本発明第 4 実施形態の半導体ウェーハのトレンチ内部を示す要部断面図である。

【図 8】 その半導体ウェーハを製造するための温度条件を示す図である。

【符号の説明】

【 0 0 3 7 】

1 0 , 2 0 , 3 0 , 4 0 シリコンウェーハ

1 1 , 2 1 , 3 1 , 4 1 第 1 層

1 2 , 2 2 , 3 2 , 4 2 第 2 層

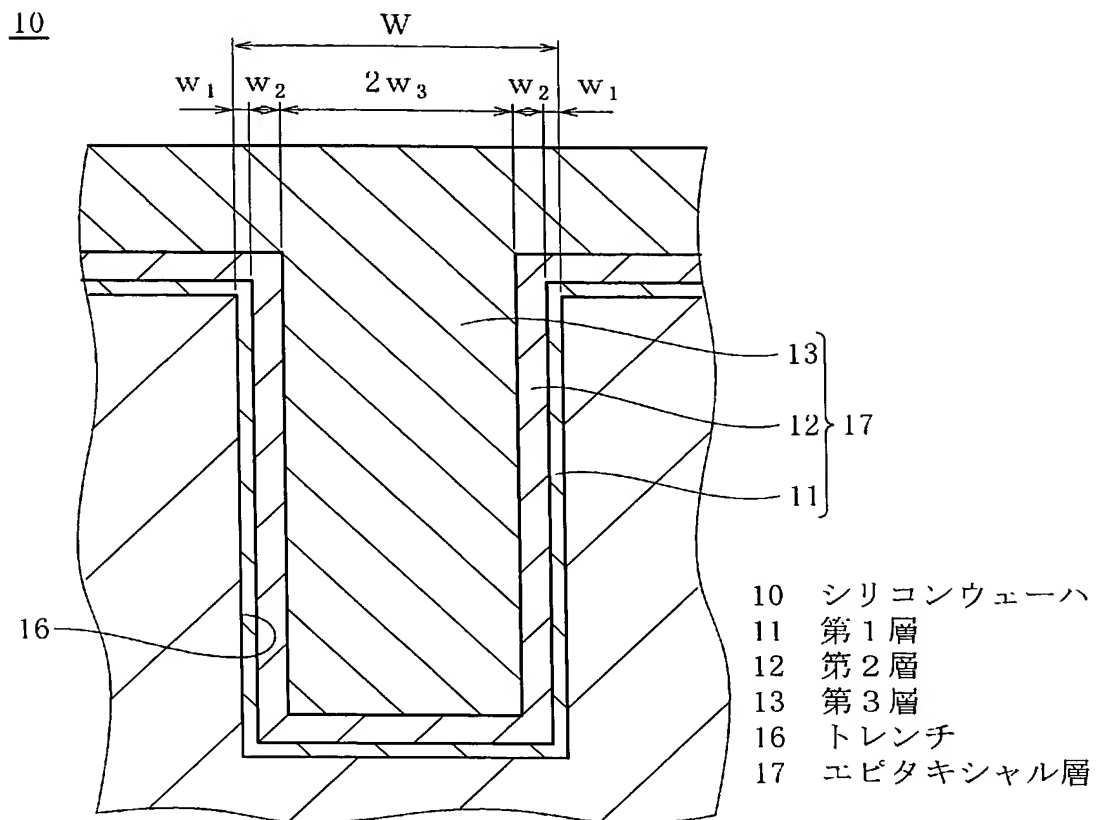
1 3 , 2 3 , 3 3 , 4 3 第 3 層

2 4 , 4 4 第 4 層

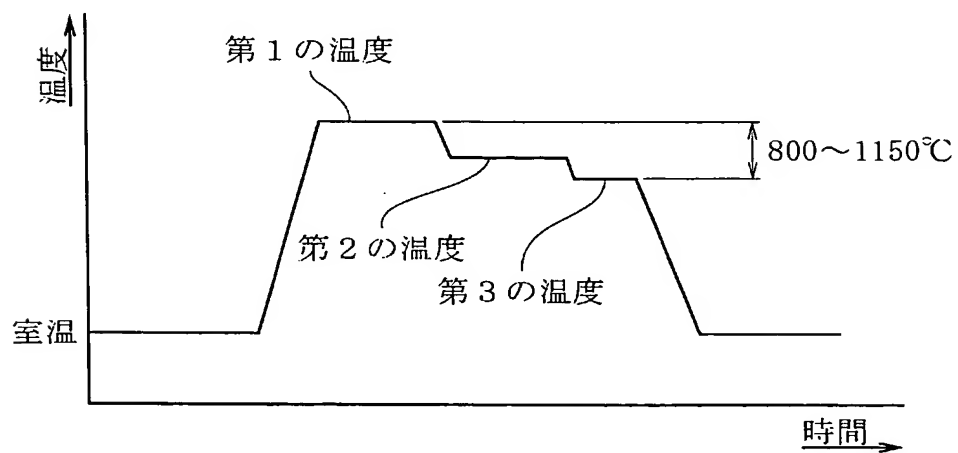
1 6 , 2 6 , 3 6 , 4 6 トレンチ

1 7 , 2 7 , 3 7 , 4 7 エピタキシャル層

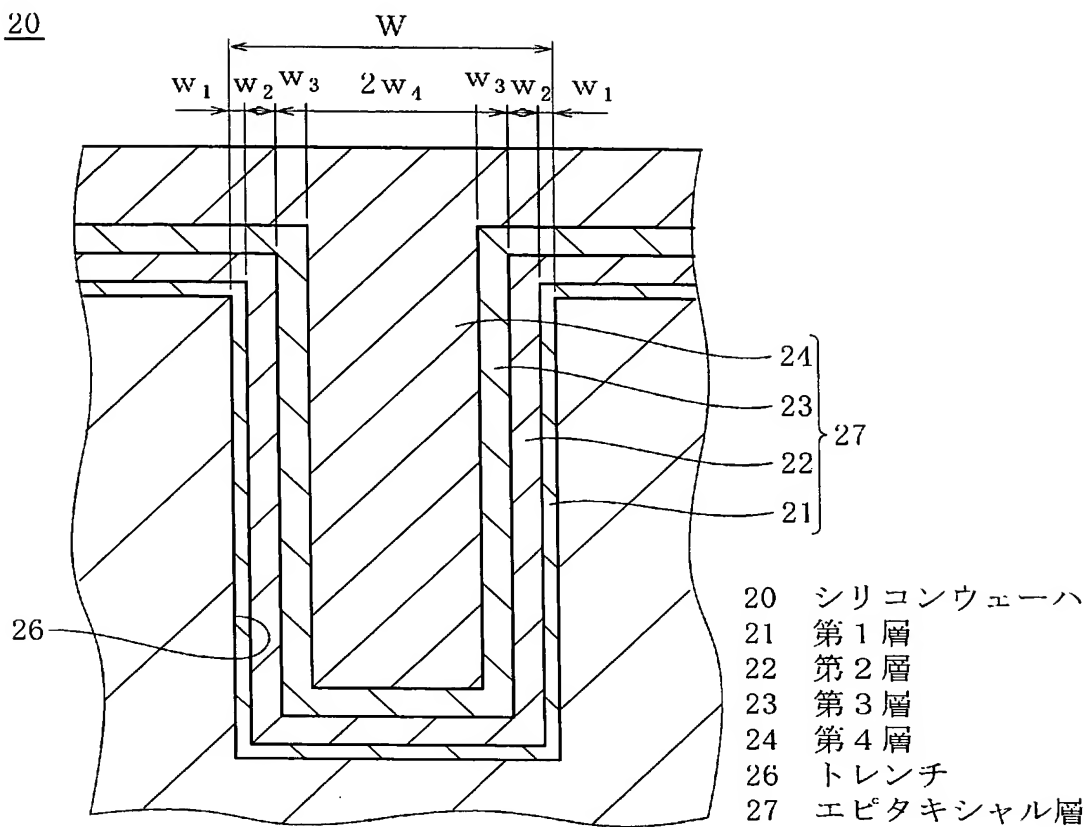
【 図 1 】



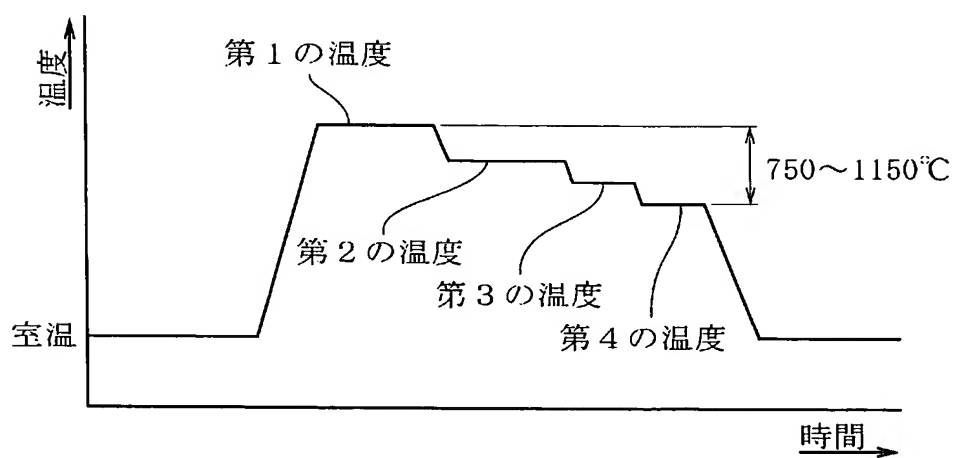
【 図 2 】



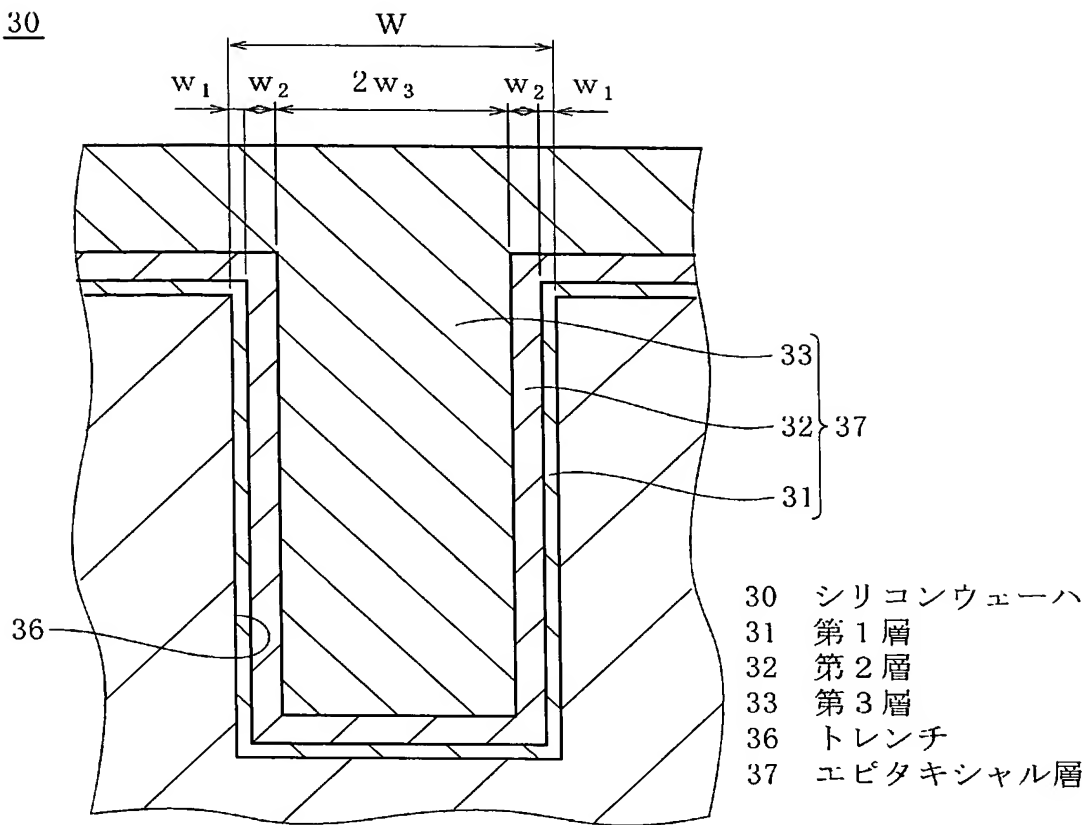
20



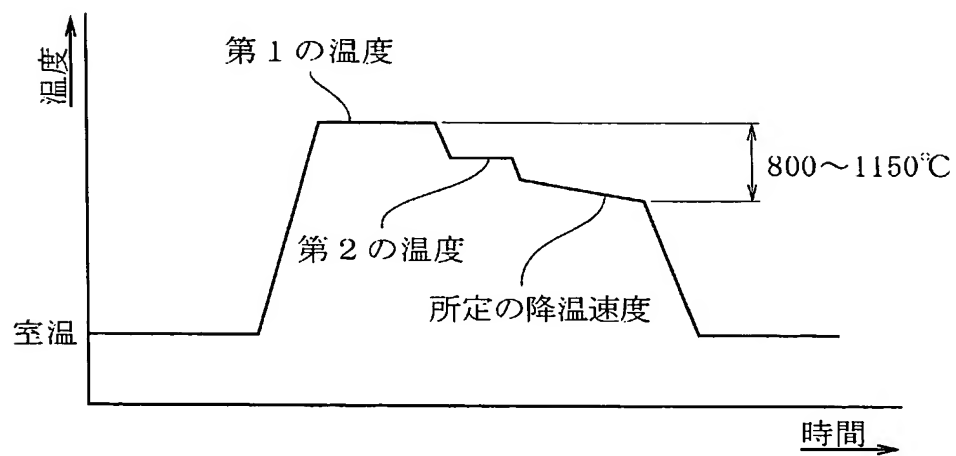
【図 4】



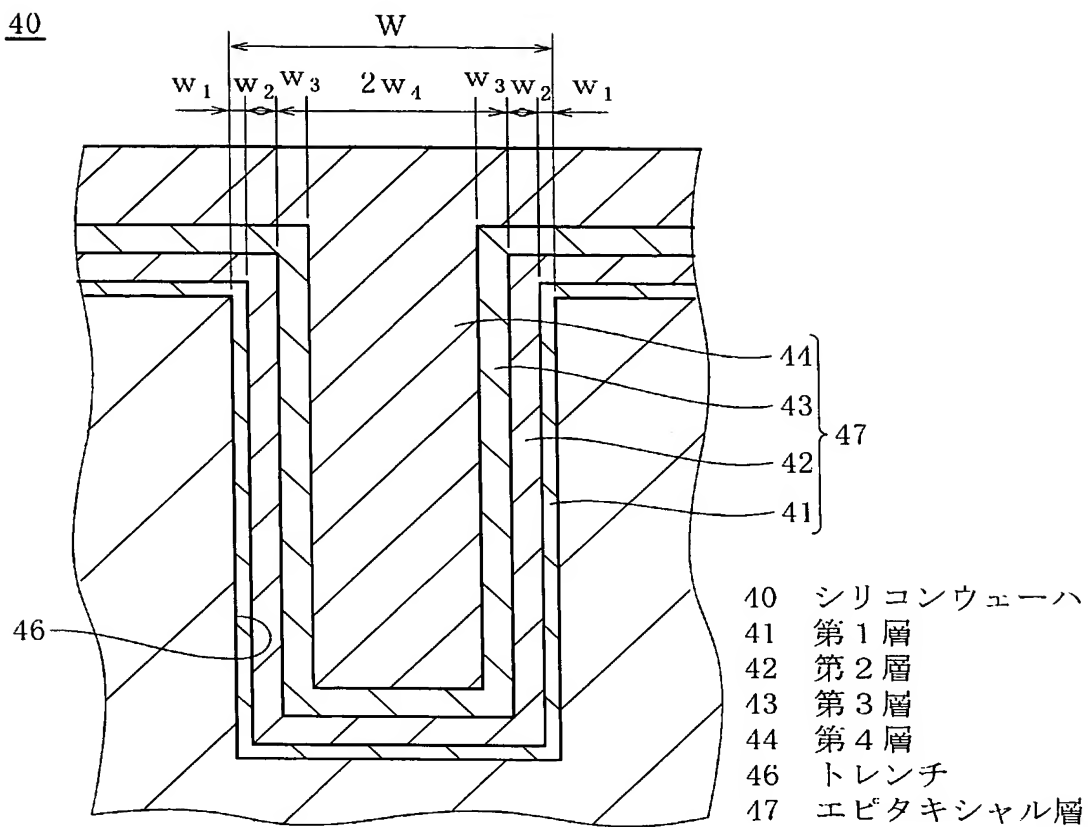
30



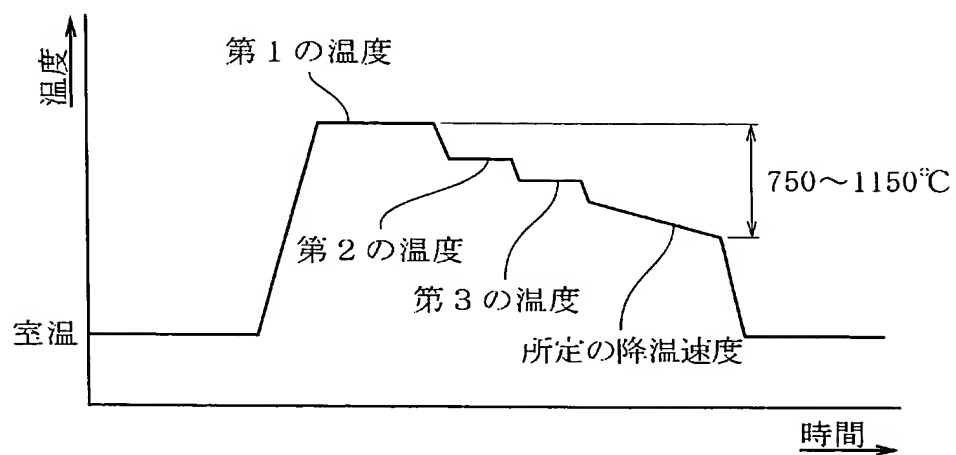
【図6】



40



【図8】



【要約】

【課題】 半導体ウェーハからトレンチ内部のエピタキシャル層に拡散される不純物量を階段状に少なくすることにより、トレンチ内部のエピタキシャル層の抵抗率を階段状に変化させ、半導体ウェーハからのオートドープの影響を抑制する。

【解決手段】 トレンチ構造を有する半導体ウェーハ10のトレンチ16内部に、原料ガスとしてシランガスを供給しながら、気相成長法により400～1150℃の温度範囲で段階的に温度を下げて、エピタキシャル層17を成長させることにより、トレンチ16内部にエピタキシャル層17を充填する。

【選択図】 図1

3 0 2 0 0 6 8 5 4

20020131

新規登録

5 0 0 5 1 3 3 3 2

東京都港区芝浦一丁目2番1号

三菱住友シリコン株式会社

0 0 0 0 0 4 2 6 0

19961008

名称変更

愛知県刈谷市昭和町1丁目1番地

株式会社デンソー

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/006268

International filing date: 31 March 2005 (31.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-110634
Filing date: 05 April 2004 (05.04.2004)

Date of receipt at the International Bureau: 20 May 2005 (20.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse